

ПОЧЕМУ ГОРЯТ ТРАНЗИСТОРЫ В КВ УСИЛИТЕЛЯХ МОЩНОСТИ

Перевод статьи от AMPLEON, дополненный моими комментариями (курсивом в тексте).

Чрезвычайно прочные 50-вольтовые LDMOS-устройства

Захват рынков ISM и вещания

Технический документ

В. Блум, Дж. де Бозт, Х. ван Россум, К. Веннема

В течение последних двух с половиной десятилетий транзисторы VDMOS были рабочими лошадками во многих приложениях ISM и вещания. Теперь эта эра подошла к концу из-за постоянных улучшений технологии 50-вольтовой LDMOS компании Ampleon.

Серия устройств LDMOS BLF18x-XR обеспечивает превосходную надежность и более низкую стоимость системы, устраняя необходимость в опасных веществах, связанных с корпусами VDMOS. Эта новая серия XR была специально разработана для энергетических приложений в промышленных, научных и медицинских (ISM) диапазонах частот, где прочность, стабильность и надежность являются ключевыми драйверами как на рынке, так и в конструкции транзисторов. Устройства также обеспечивают высокоэффективные передатчики FM и VHF-TV с превосходной корректируемой линейностью.

Клиенты Ampleon теперь имеют доступ к портфелю устройств, которые будут соответствовать всем задачам проектирования в современных приложениях на основе непрерывных волн, импульсных или линейных систем. В этой статье дается подробное описание особенностей технологии и того, как они связаны с полученными улучшениями производительности. Будут приведены примеры применения с использованием наших новейших 50-вольтовых LDMOS-устройств, которые обеспечивают превосходную производительность по сравнению со старыми VDMOS и другими 50-вольтовыми технологиями LDMOS в настоящее время доступными на рынке.

Высоковольтная технология LDMOS

Чрезвычайно прочные 50-вольтовые транзисторы Ampleon обрабатываются на 8-дюймовой фабрике КМОП-пластин, которая имеет возможности литографии до 0,14 мкм. Процесс LDMOS получен из процесса C075 CMOS (затвор 0,35 мкм) с изоляцией LOCOS. Дополнения к процессу C075 — это сток-источник к подложке, силицирование затвора CoSi₂, вольфрамовый экран и грибовидная структура стока с толстой многослойной металлизацией AlCu. На рисунке 1 показано поперечное сечение технологии VDMOS, а на рисунке 2 показано поперечное сечение транзистора LDMOS.

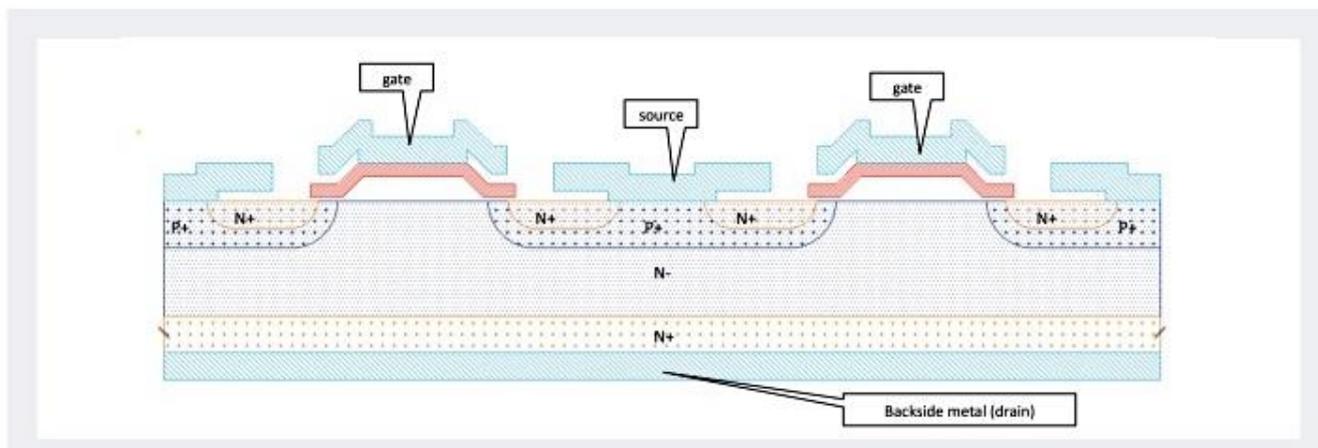


Рисунок 1: Поперечное сечение вертикального передающего транзистора DMOS. Длина затвора (длина канала) — это плоскость бумаги, ширина канала — в плоскость бумаги.

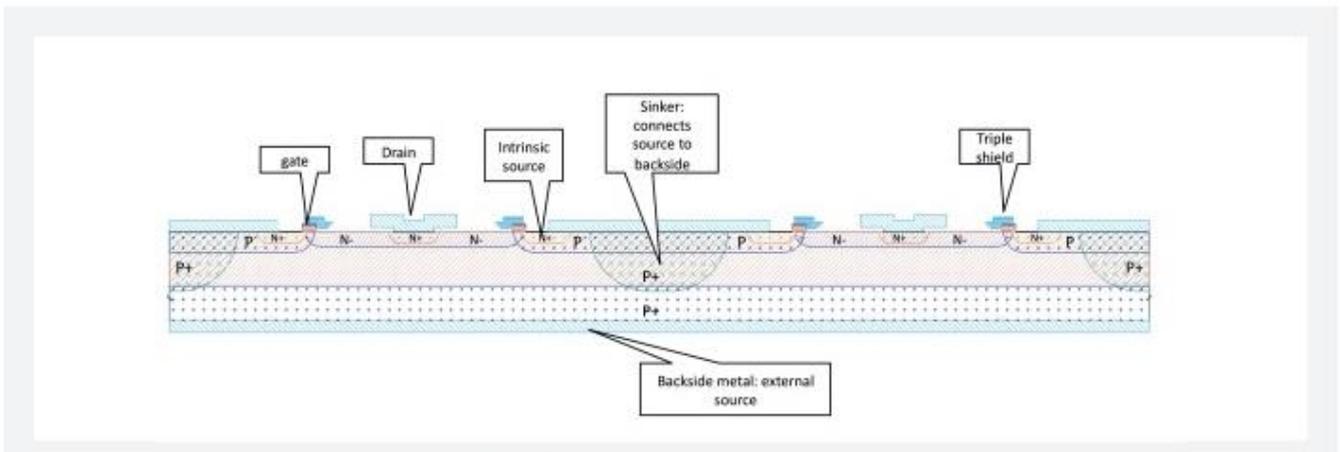


Рисунок 2: Схематическое поперечное сечение современного LDMOS-транзистора.

Между транзисторами есть ряд важных различий. В транзисторе VDMOS ток течет вертикально сверху вниз, задняя сторона кристалла является стоком, и во время работы будет присутствовать высокое напряжение питания. В транзисторе LDMOS ток течет сбоку. Источник соединен с P+-током к задней стороне пластины, что делает заднюю сторону кристалла истоком транзистора. Боковая конструкция позволяет оптимизировать работу при высоком напряжении на частотах РЧ с помощью правильной инженерии стока. Соответствующие уровни легирования выбираются в сочетании с конструкцией полевой пластины с использованием эффекта «resurf» [1]. Помимо инженерии стока, была проведена оптимизация паразитного биполярного транзистора [2], и будет рассмотрена далее в этой статье.

Сравнение технологий

В таблице 1 показано сравнение VDMOS (BLF278 компании Ampleon), LDMOS-транзистора BLF188XR компании Ampleon и устройства-конкурента.

Параметр BLF188XR LDMOS Конкурент LDMOS BLF278 VDMOS Unit

Номинальная мощность P_{OUT} (f = 88 - 108 МГц, коаксиальное согласование) 1250 CW 1100 CW 300 CW W

Удельная мощность +++ ++ + -

Мы можем выделить две области применения:

- ISM, высокие и очень высокие уровни мощности, часто подвергающиеся высокому рассогласованию, где стабильность, прочность и надежность являются ключевыми параметрами проектирования
- Вещание, высокие и очень высокие уровни пиковой мощности, где эффективность и линейность с коррекцией возбудителя являются ключевыми параметрами проектирования

Тепловое сопротивление

Тепловое сопротивление является ключевым параметром, который должен быть как можно ниже, чтобы:

1. Обеспечить низкие температуры кристалла для обеспечения долгосрочной надежности (TTF)
2. Максимизировать рассеиваемую мощность, которую может выдержать устройство в условиях несоответствия. Условия высокого тока и, следовательно, высокое рассеивание могут возникать в зависимости от конструкции схемы приложения и фазового угла несоответствия. Это может создать очень высокие уровни рассеивания, которые могут привести к тепловому пробое кристалла и транзистора. Обычно это приводит к полному разрушению транзистора, см. Рисунок 3



Рисунок 3: Пример отказа теплового устройства в результате высокого

Приведу еще один пример расчета из статьи

[https://www.communication-](https://www.communication-concepts.com/content/FM_1KW_Amplifier/RDMRFE6VP61K25H_FM_BCAST_Amplifier_Design.pdf)

[concepts.com/content/FM_1KW_Amplifier/RDMRFE6VP61K25H_FM_BCAST_Amplifier_Design.pdf](https://www.communication-concepts.com/content/FM_1KW_Amplifier/RDMRFE6VP61K25H_FM_BCAST_Amplifier_Design.pdf)

Надежность

Среднее время до отказа (MTTF) определяется как 10%-ное снижение возможности обработки тока на 50% устройств в пределах заданного размера выборки. Основной фактор отказа устройства обусловлен электромиграцией металла на поверхности кристалла.

Мое мнение:

Обратите внимание, что электромиграция металла происходит не мгновенно, а со временем. То есть, когда вы установили транзистор, увидели мощность и обрадовались, но радость может быть не долгой.

После определения средних рабочих условий для заданного применения можно рассчитать MTTF, используя значение теплового сопротивления R_{th} , указанное в техническом паспорте продукта MRFE6VP61K25H.

Пример: если желаемая рабочая выходная мощность составляет 1100 Вт, при 80%-ной эффективности стока.

- $I_{Drain} = 1100 \text{ Вт} / (80\% \times 50 \text{ В}) \sim 27,5 \text{ А}$
- MRFE6VP61K25H $R_{th} = 0,15 \text{ }^\circ\text{C/Вт}$, температура корпуса = $80 \text{ }^\circ\text{C}$
- Рассеиваемая мощность = $P_{dc} \text{ -- } P_{out} + P_{in}$
- Рассеиваемая мощность = $50 \text{ В} \times 27,5 \text{ А} \text{ -- } 1100 \text{ Вт} + 4 \text{ Вт} = 279 \text{ Вт}$
- Повышение температуры = $279 \text{ Вт} \times 0,15 \text{ }^\circ\text{C/Вт} = 42 \text{ }^\circ\text{C}$
- $T_J = T_{rise} + T_C = 42 \text{ }^\circ\text{C} + 80 \text{ }^\circ\text{C} = 122 \text{ }^\circ\text{C}$

Используя рисунок 12, который вычисляет MTTF в зависимости от I_{Drain} и T_J ; $I_{Drain} = 27,5 \text{ А}$

Мое мнение:

Обратите внимание, что температура кристалла напрямую связана с КПД усилителя. Лично для меня, становится понятным, что температура медного радиатора под транзистором не должна превышать +65С. Ни о каких +85С градусах не может быть и речи! При расчетах температуры кристалла мы не сможем учесть теплопередачу от корпуса транзистора к медному радиатору, мне кажется, нужно прибавлять 10-15 градусов, так как теплопроводность припоя или других материалов значительно хуже меди.

При пайке транзистора всегда используется флюс (иначе не залудить), который при нагреве закипает, и образуются полости – они есть всегда. Только пайка в вакууме способна свести к минимуму образование полостей. На серьезных производствах всегда осуществляется рентген контроль после установки транзистора.

Корпус транзистора нельзя рассматривать, как радиатор, и, даже самая маленькая полость приведет к точечному нагреву кристалла. Если из-за этого выйдет из строя один из миллионов транзисторов – это будет крах всего LDMOS устройства.

Обычно тепловое сопротивление можно разделить на часть R_{TH,J-C} (соединение с корпусом) и часть R_{TH,C-HS} (корпус с радиатором). R_{TH,J-C} указывается производителем устройства, а R_{TH,C-HS} зависит от набора материалов, используемых в конструкции схемы.

Типичная установка для измерения теплового сопротивления показана на рисунке 4

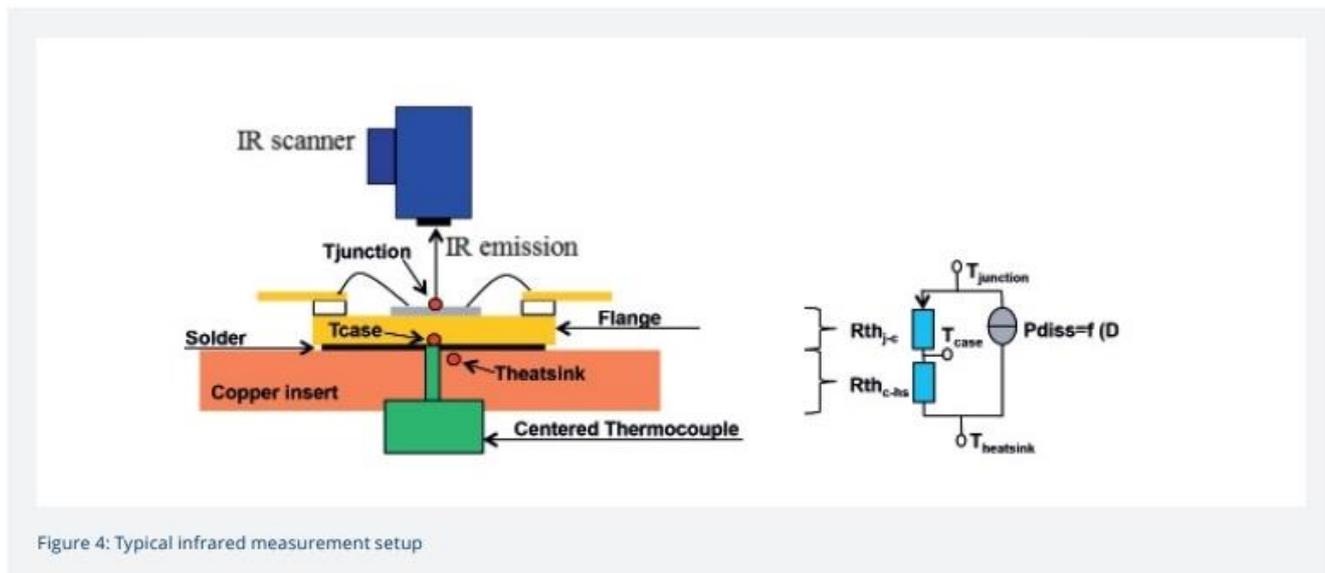


Figure 4: Typical infrared measurement setup

Установка имеет инфракрасную (ИК) камеру, расположенную непосредственно над устройством, способную захватывать увеличенное изображение температуры перехода сечений устройства. Устройство припаивается к медной вставке, которая зажимается между входной и выходной частью испытательной схемы. Затем вся эта система зажимается на водоохлаждаемой пластине. Чтобы определить R_{TH,J-C}, во время измерения собирается следующая информация.

$$R_{THJ-C} = \frac{T_J - T_C}{P_{DISS} (Eff_D \cdot P_{OUT})} \quad \text{[Equation 1]}$$

Среди прочих причин относительно высокий R_{TH,J-C} VDMOS-устройства вызван необходимостью использования изолирующего BeO-диска для монтажа кристалла VDMOS (обратная сторона — сток, по которому подается напряжение питания 50 В). Это увеличивает R_{TH,J-C}. Толщина кристалла также играет роль в общем R_{TH}. Кристалл VDMOS имеет толщину около 200 мкм, поскольку методы притирки кристаллов не были столь продвинутыми, когда технология была разработана. Кристаллы LDMOS, которые также тоньше (120 мкм) по сравнению с VDMOS, монтируются непосредственно на металлический фланец транзистора с использованием эвтектического крепления кристалла. Это устраняет необходимость в тепловом интерфейсе, тем самым гарантируя минимально возможное тепловое сопротивление для LDMOS-устройств. Расположение активных областей кристалла и шаг между пальцами кристалла были разработаны для оптимального теплового сопротивления и температурного профиля вдоль кристалла, как было исследовано во время ИК-результатов, показанных на рисунке 5.

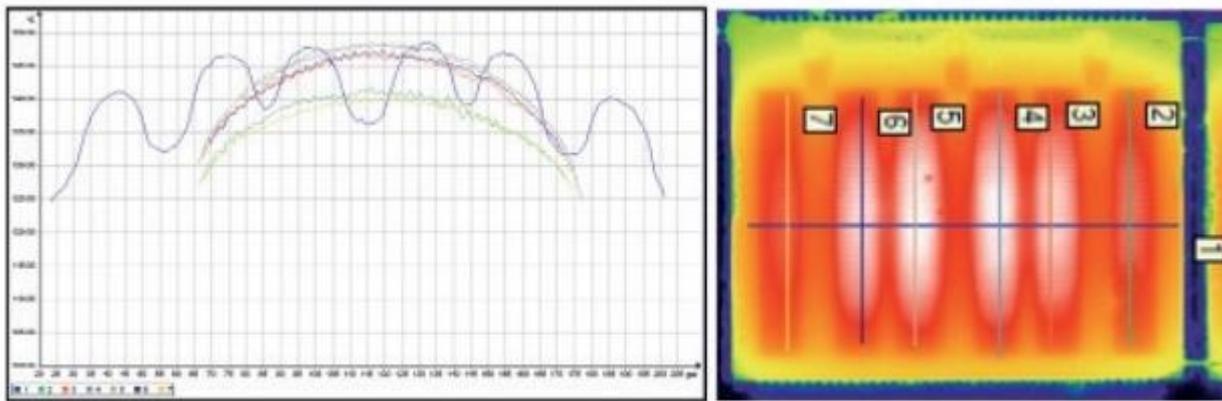


Рисунок 5: Инфракрасный температурный профиль BLF188XR

Тепловое сопротивление, иногда называемое тепловым импедансом (Z_{th}), транзистора LDMOS изменяется в зависимости от длительности импульса ($tpulse$) и рабочего цикла (dc). Эти тепловые свойства (в зависимости от длительности импульса и рабочего цикла) регистрируются во время ИК-измерений. На рисунке 6 показаны результаты изменений теплового импеданса Z_{th} , где $dc = 1$ соответствует работе в режиме непрерывной волны (CW).

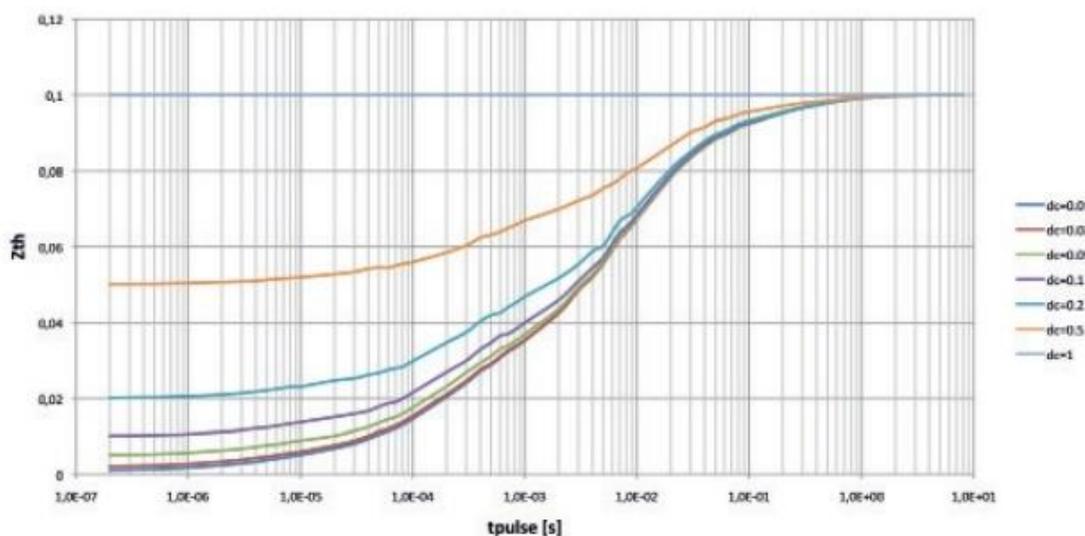


Рисунок 6:

Тепловое сопротивление (Z_{th}) для BLF188XR как функция ширины импульса и рабочего цикла

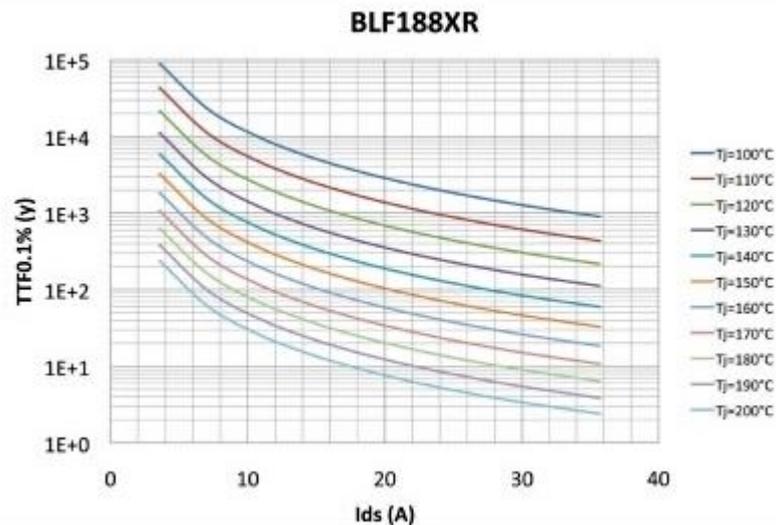


Рисунок 7: Кривые TTF BLF188XR для доли отказов 0,1% в зависимости от постоянного тока и температуры

Низкое тепловое сопротивление важно для обеспечения долгосрочной надежности устройства LDMOS. На рисунке 7 показан срок службы в годах при доле отказов 0,1% (ТТFO,1%) для BLF188XR в зависимости от температуры перехода и тока сток-исток (т. е. питания) IDS. ТТFO,1% не следует путать с МТF50%, который покажет гораздо более оптимистичные цифры.

BVDSS (вертикальное пробивное напряжение)

BVDSS является важным параметром конструкции транзистора и влияет на допустимую мощность и прочность: в частности, когда в форме выходного напряжения присутствует значительное гармоническое содержание. Из теории известно, что форма выходного тока имеет значительное содержание второй гармоники, когда внутренний источник тока нагружен ненулевым импедансом второй гармоники.

Результирующее напряжение второй гармоники добавляется к основной форме волны и ограничивает запас основного выходного напряжения, тем самым ограничивая выходную мощность ВЧ. Этот эффект показан на рисунке 8 для испытательной схемы 108 МГц со значительным содержанием гармоник, т. е. неоптимальным гармоническим завершением на уровне схемы.

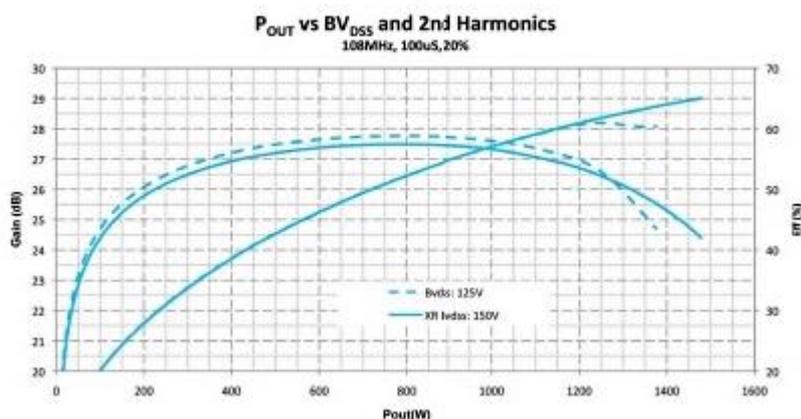


Рисунок 8: Более высокий BVDSS в случае высокого содержания гармоник улучшает выходную мощность и эффективность, когда устройство начинает сжиматься.

Сравниваются два транзистора. Первый имеет типичное BVDSS 125 В (пунктирная линия), а другой — типичное BVDSS 150 В (сплошная линия). Видно, что устройство с напряжением пробоя 125 В быстрее переходит в сжатие.

Достижимая выходная мощность ниже, и, поскольку транзистор переходит в лавину, эффективность также влияет на уровни выходной мощности, близкие к сжатию. Преимущества транзистора с высоким BVDSS еще больше, когда устройство настроено на эффективность (высокая нагрузочная линия), используется в высоких классах работы или когда применяются серьезные несоответствия. В зависимости от конструкции приложения и в зависимости от угла фазы несоответствия на кристалле могут возникать высокие пики напряжения, что может привести к деградации или разрушению транзистора. Очевидно, что для более низких рабочих частот эффект гармоник высшего порядка становится более значительным, а высокое BVDSS становится более важным. Серия BLF18x имеет высокий BVDSS, определяемый сопротивлением и толщиной эпитаксиального слоя.

Паразитный биполярный пробой

Паразитный NPN-транзистор изначально присутствует в каждом LDMOS-транзисторе как часть его структуры. На рисунке 9 показано схематическое изображение LDMOS-транзистора, включая паразитный NPN-транзистор и сток-подложечный диод.

На рисунке 10 показано расположение паразитного биполярного NPN-транзистора в структуре LDMOS.

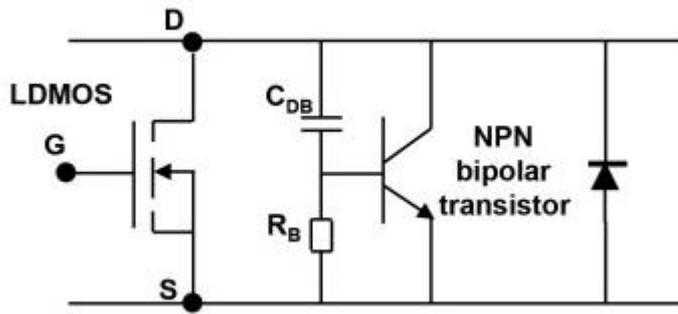


Рисунок 9: Электрическое представление LDMOS и изначально присутствующих паразитного биполярного транзистора и сток-подложечного диода.

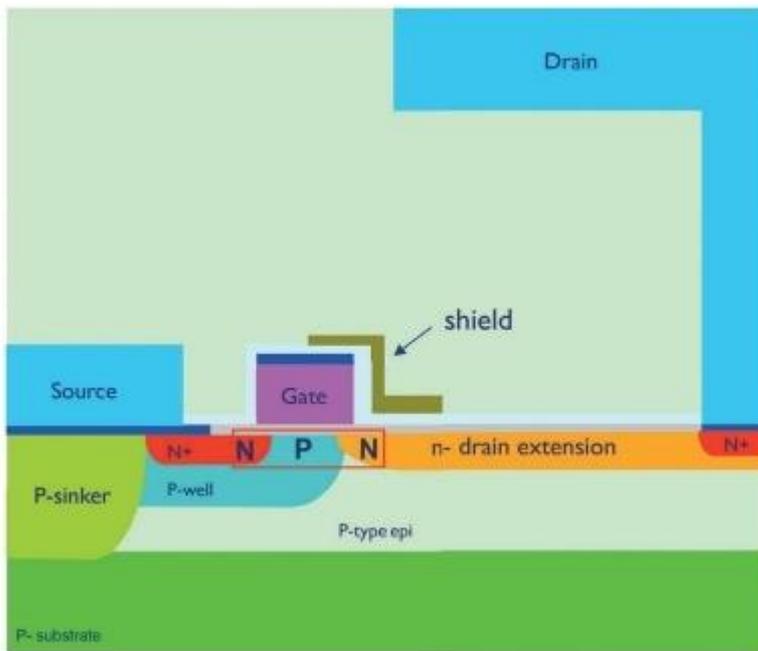


Рисунок 10: Паразитный биполярный NPN-транзистор, выделенный в структуре LDMOS

Диод сток-исток фиксирует напряжение на LDMOS, а паразитный биполярный транзистор отводит избыточный ток на подложку. Однако для больших токов стока напряжение сток-исток превышает напряжение пробоя диода, и паразитный биполярный транзистор может сработать. Большие токи стока могут быть вызваны событием несоответствия, неправильным завершением гармоник или работой в режиме насыщения. Срабатывание паразитного биполярного транзистора приведет к почти мгновенному отказу LDMOS транзистора, пример показан на рисунке 11. Это показывает, что сигнатура отказа показывает только пару обожженных пальцев, тогда как рисунок 3 показывает гораздо большее разрушение, когда транзистор переходит в тепловой отказ.

Мое мнение:

Таким образом, вскрыв сгоревший транзистор, мы можем посмотреть и определить причину выхода из строя – перегрев или срабатывание паразитного биполярного транзистора.

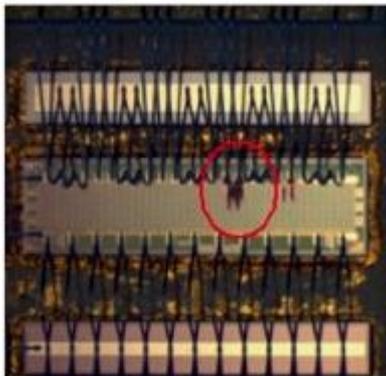


Рисунок 11: Характер отказа транзистора при срабатывании паразитного биполярного транзистора

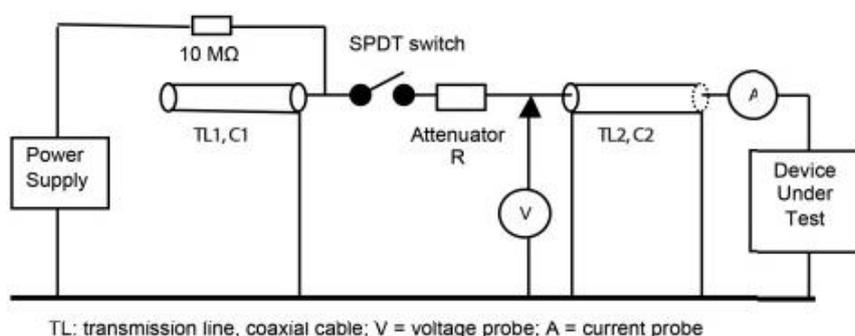


Рисунок 12: Сеть формирования импульсов для методологии тестирования TLP

Чтобы сделать паразитный биполярный транзистор более устойчивым к событию срабатывания, он был охарактеризован измерением TLP (импульс линии передачи) и оптимизирован. Тест TLP представляет собой метод характеристики на пластине (см. Рисунок 12) для определения характеристик срабатывания паразитного биполярного транзистора в устройстве LDMOS. С помощью короткого импульса (от 50 до 200 нс) измеряется «возвратная» характеристика I-V. Формирующая импульс сеть C1-R-C2, образованная TL1, аттенюатором TL2 и 50-омным кабелем к тестируемому устройству, выбирается для установки желаемого времени нарастания импульса, длительности и времени спада. Напряжение питания определяет пиковое испытательное напряжение, приложенное к тестируемому устройству. Важными параметрами для оптимизации являются базовое сопротивление R_B (см. Рисунок 9), коэффициент усиления и максимальный базовый ток паразитного биполярного NPN-транзистора. После выхода из строя LDMOS-транзистора из-за сработавшего паразитного биполярного транзистора устройство часто демонстрирует низкое сопротивление затвор-исток (<200 Ом) при измерении с помощью омметра на затворе устройства. Идеально хорошее устройство покажет очень высокое сопротивление затвор-исток (>1 МОм).

Мое мнение:

Так что, когда вы видите, что затвор пробит на корпус, то транзистор вышел из строя не по вине затвора, а по причине перегрева или огромного количества гармоник вашего усилителя.

Когда усилитель входит в насыщение, в этот момент происходит рост гармоник, а уровень выходного сигнала перестает расти или растет очень медленно – такое можно наблюдать на низкочастотных диапазонах. Это очень опасный режим. Многие усилители на частотах 1,8-3,6 МГц

работают просто отвратительно, имея низкий КПД, что подтверждает высокий уровень гармоник.

Также ситуация будет опасной, если в усилителе используется система ALC для выравнивания уровня мощности для всех диапазонов. Представьте себе, что вы настраиваете систему ALC трансивера на 14 МГц и видите выходную мощность 2400 Вт, затем переходите на 1,8 МГц и ALC станет подавать все больше и больше мощности на вход усилителя, чтобы добиться того же результата – а это может быть невозможно для конкретно этого усилителя. Это приведет к насыщению транзистора, увеличению количества гармоник и к выходу из строя транзистора. Не обязательно сразу, но со временем это произойдет обязательно.

Я убежден, что усилитель нужно проектировать так, чтобы нелинейность усиления во всем КВ диапазоне была не более 10%. Это вполне решаемая задача без использования системы ALC.

Улучшенная конструкция стока вместе с оптимизацией надежности паразитного биполярного транзистора привели к чрезвычайно прочной технологии LDMOS 50 В от Ampleon.

Сеть стабильности на кристалле

Стабильность и паразитные характеристики имеют особое значение, когда устройство подвергается воздействию серьезных условий несоответствия нагрузки. Стабильность важна для приложений ISM, где необходимо соблюдать строгие требования к паразитным сигналам (<-50 дБн).

Когда транзистор потенциально нестабилен и подвергается воздействию серьезных условий несоответствия, могут возникнуть побочные продукты, выходящие за пределы спецификации. Серия BLF18x-XR имеет встроенные сети стабильности, которые минимизируют проблемы со стабильностью. Эти внутренние сети вместе с правильной конструкцией приложения минимизируют деградацию или разрушение транзистора.

Меры стабильности, которые необходимо предпринять в конструкциях схем приложений с серией BLF18x-XR, гораздо менее серьезны по сравнению с более ранними поколениями высоковольтных LDMOS, а в некоторых случаях могут быть полностью исключены. Для того чтобы LDMOS-транзистор справился с этим, встроенная RC-цепь интегрирована на стороне затвора транзистора, включающая большие значения емкости в несколько сотен пикофарад. Этот встроенный конденсатор реализован с использованием MIM-сар (металлоизолирующий-металлический конденсатор) с нитридным диэлектриком. Чтобы гарантировать надежность на протяжении всего срока службы, Ampleon выполняет проверку на кристалле интегрированных MIM-конденсаторов [3].

Ampleon — единственная компания в отрасли, которая внедрила проверку на кристалле для своей чрезвычайно прочной технологии LDMOS, что еще больше повышает надежность ее транзисторов.

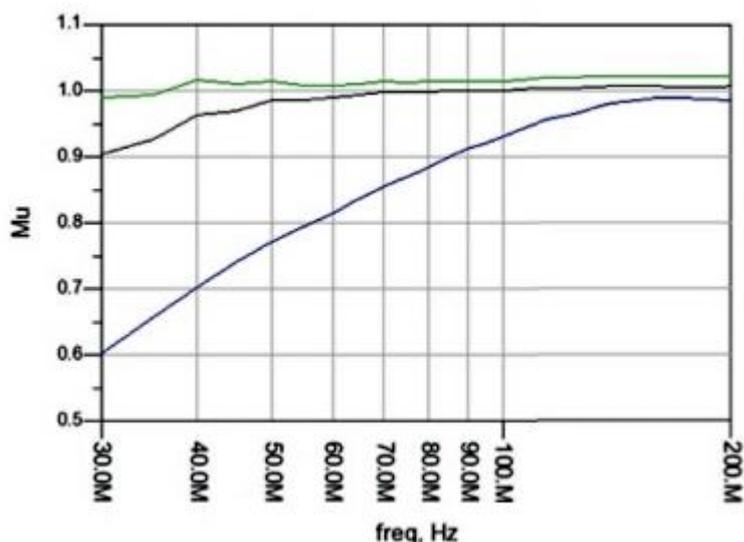


Рисунок 13: Стабильность (фактор Мц) для BLF188XR (зеленая линия), конкурирующего устройства LDMOS (черная линия) и транзистора BLF278 VDMOS (синяя линия)

Рисунок 13 показывает, что BLF188XR безусловно стабилен ($M\mu > 1$) вплоть до 40 МГц. Ниже 40 МГц устройство потенциально нестабильно.

Мое мнение:

Для наших коротких волн, которые находятся ниже 40 МГц, никакой супер защиты и супер свойств не существует для транзистора. Мы должны все это реализовывать непосредственно в нашем усилителе самостоятельно.

В таком случае может потребоваться реализация мер по обеспечению стабильности на уровне схемы вне транзистора. Конкурирующее устройство и транзистор BLF278 VDMOS показывают меньший, чем хотелось бы, Мц-фактор. Компоновка кристалла также играет важную роль в стабильности устройства. Неправильная компоновка кристалла может даже привести к проблемам масштабирования мощности в результате колебаний. Транзистор с проблемами стабильности также рискует снизить показатели прочности.

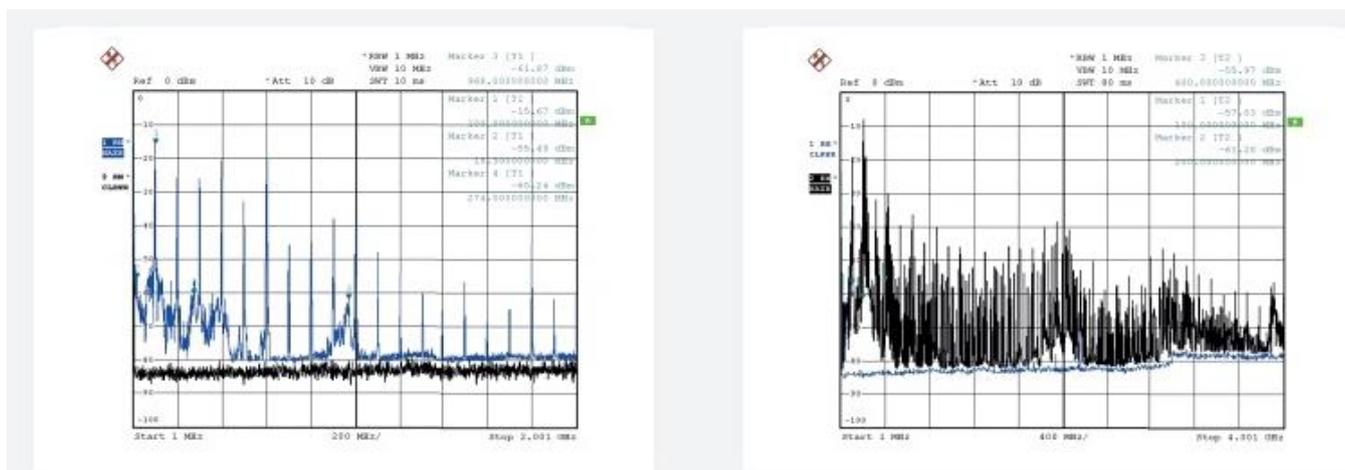


Рисунок 14: Спектральный график BLF188XR (слева) и конкурирующего LDMOS-транзистора (справа) в условиях сильного несоответствия

Рисунок 14 показывает спектральную чистоту BLF188XR по сравнению с аналогичным конкурирующим LDMOS-транзистором при тех же условиях несоответствия и в той же схеме применения. На левом графике (BLF188XR) паразитные продукты минимальны, и показаны только гармоники, которые можно легко отфильтровать. График справа (конкуренционное устройство) показывает гораздо менее чистый спектр, без возможности отфильтровывать паразитные продукты вокруг несущей.

Прочность

Прочность транзистора высокой мощности ВЧ является сложной темой. Когда LDMOS-транзистор подвергается воздействию серьезных условий несоответствия, он может быть частично поврежден, что может привести к ухудшению производительности, или в самой экстремальной ситуации транзистор может взорваться (см. Рисунок 3 и Рисунок 11). Устойчивость транзистора определяется:

- BVDSS
- Пробивными характеристиками паразитного биполярного транзистора
- Рассеиваемой мощностью, с которой может справиться транзистор
- Собственная устойчивость транзистора (см. предыдущий параграф)
- Энергией лавины, с которой может справиться транзистор

Существует два способа охарактеризовать устойчивость транзистора:

- Тест на высокий КСВН с использованием блока рассогласования с импульсным сигналом CW при увеличении напряжения питания
- VDS, выходной мощностью P_Ч P_{OUT} и манипулированием временем нарастания/спада импульса
- Определением энергии лавины транзистора с использованием теста переключения нефиксированной индуктивности (UIS)

Тест на высокий КСВН

Определение устойчивости транзистора путем применения рассогласования к схеме применения достигается путем подключения фазового блока к испытательной схеме.

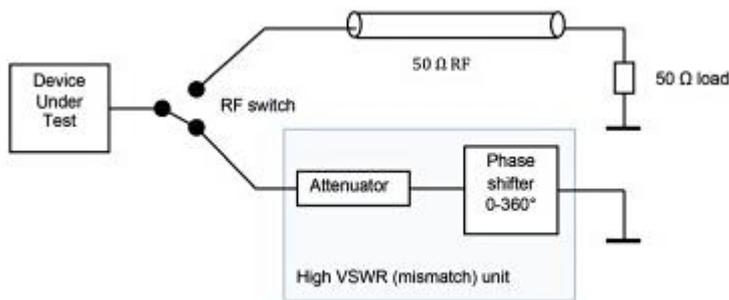


Рисунок 15: Блок-схема проверки прочности с блоком несоответствия

Применяемый КСВН можно уменьшить, добавив аттенюатор перед фазовым блоком. Результирующий КСВН рассчитывается по следующей формуле, где S — желаемый КСВН.

$$\text{Attenuation} = 10 \log \frac{S+1}{S-1} \quad [\text{Equation 2}]$$

Для достижения КСВ = 10:1 требуемый аттенюатор перед (идеальным) фазовращателем составляет 0,8715 дБ. Обратите внимание, что чрезвычайно сложно создать фазовый блок с бесконечным КСВ для всех фаз. Любая потеря в фазовом блоке приводит к уменьшению КСВ от бесконечности. Обычно КСВ фазового блока изменяется в зависимости от фазового угла, и хороший (практичный) фазовый блок имеет значения КСВ от 65 до 100. Для проверки прочности, определяемой BV_{DSS} и паразитным биполярным, обычно используется импульсный сигнал CW. Это позволяет избежать пробоя транзистора при максимально допустимом рассеивании P_{DISS}. Максимальную рассеиваемую мощность из-за достижения пределов рассеиваемой мощности можно рассчитать, используя максимальную температуру перехода (T_{J,MAX} для BLF188XR составляет 225 °C) и тепловое сопротивление.

$$P_{DISS} = \frac{\Delta T}{R_{TH,J-C}} \quad [\text{Equation 3}]$$

Для температуры корпуса 75 °C в условиях CW максимальная рассеиваемая мощность составляет 1500 Вт для R_{TH,J-C} 0,1 К/Вт.

Типичные условия импульса, используемые в Ampleon, составляют 50 или 100 мкс с 10% рабочим циклом. Быстрое время нарастания и спада в сочетании с высокими токами стока и высокими значениями индуктивности в схеме применения может оказать негативное влияние на прочность, поскольку они могут генерировать высокие пики напряжения, возникающие из-за переходных процессов L(di/dt). Однако напряжение пробоя паразитного биполярного транзистора, по-видимому, достаточно велико для большинства реальных ситуаций. В Ampleon тестирование прочности с высоким КСВН начинается при номинальном напряжении питания и номинальной выходной мощности с КСВН > 65:1 (по всем фазам). После того, как устройства пройдут этот тест, входной сигнал постепенно увеличивается до уровней, при которых устройство имеет компрессию 5 дБ. После успешного прохождения теста его повторяют, но теперь

уже при повышенном напряжении питания. Таблица 3 содержит результаты испытаний BLF184XR и BLF188XR для напряжений питания (VDS) до 60 В.

BLF184XR

VDS (В) Уровень выходной мощности ВЧ Тест (Вт) Результат

50 - 600 650 700 Пройдено

55 - 600 780 820 Пройдено

60 - 800 925 970 Пройдено

BLF188XR

VDS (В) Уровень выходной мощности ВЧ Тест (Вт) Результат

50 1100 1200 1300 1400 Пройдено

55 1300 1500 1600 1700 Пройдено

60 1600 1800 1900 2000 Пройдено

Таблица 3: Результаты испытаний BLF184XR с высоким KCBH (>65:1) и BLF188XR

Условия испытаний: импульсный CW; ширина импульса = 50 мкс, рабочий цикл = 10 %, $f = 100$ МГц, KCB > 65:1

Тест UIS для определения прочности

Тест UIS был разработан для проверки лавинной надежности импульсных источников питания MOSFETS. Устройства с силовыми MOSFET рассчитаны на определенное максимальное обратное напряжение BVDS, а работа устройств при VDS значительно выше порога пробоя BVDS вызывает создание и размножение пар электронов и дырок. Этот обратный лавинный ток протекает через рп-диод сток-подложка, вызывая высокое рассеивание, что приводит к тепловому разрушению. Тест UIS определяет EAS, количество лавинной энергии, которое устройство может рассеивать и поглощать в структуре рп-диода. Тест UIS не выполняется с устройством при номинальных условиях смещения.

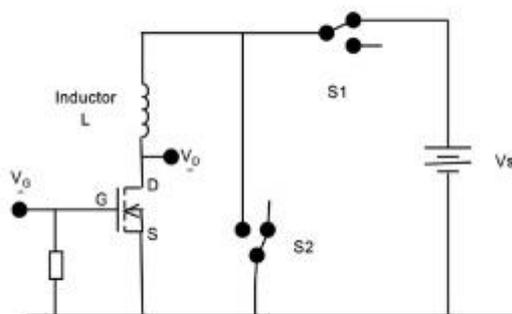


Рисунок 16: Схематическое изображение испытательной установки Unclamped Inductive Switching (UIS)

Упрощенная схема тестера UIS показана на рисунке 16. В начале теста переключатель S1 закрыт, а затвор DUT запитан с $V_{GS} = 10$ В (устройство полностью открыто). Ток стока будет линейно увеличиваться (период T1, см. рисунок 17).

Мгновенный ток измеряется с помощью широкополосного токового зонда (не показан на схеме). Когда ток стока достигает запрограммированного максимального пикового тока, DUT отключается путем снижения напряжения затвора до 0 В, а S1 открывается, отключая питание стока и закрывая S2. Ток в индукторе продолжает течь и заставляет напряжение расти до тех пор, пока не будет достигнуто напряжение лавинного пробоя. Устройство начинает проводить лавинообразно и рассеивает энергию,

которая была сохранена в индукторе. Если устройство может справиться с рассеиванием, ток линейно затухает (период T2, см. Рисунок 17) до тех пор, пока энергия полностью не исчерпается.

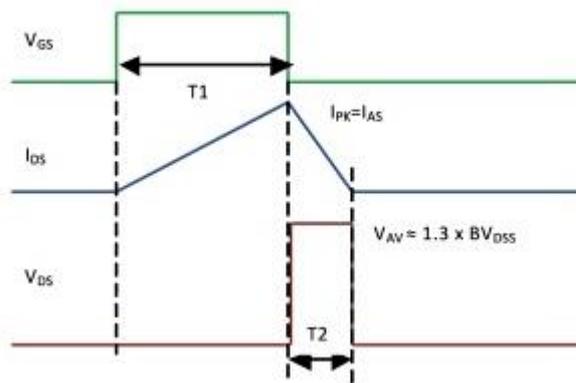


Рисунок 17: Временная диаграмма испытания лавинного пробоя

T1 изображает зарядку индуктора. T2 изображает фазу лавины

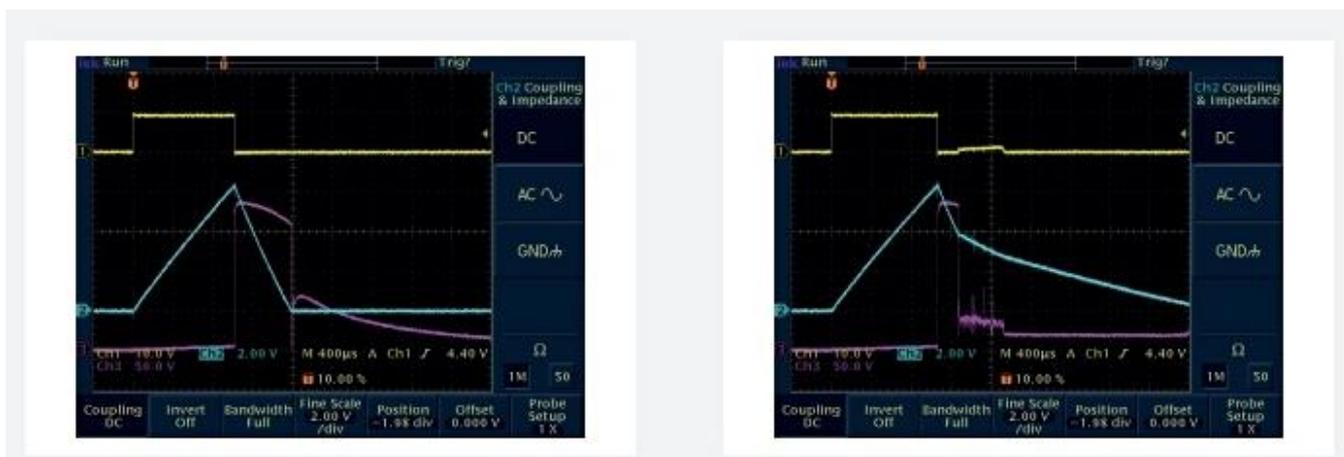
После этого значение индуктора L увеличивается до большего значения, и процесс повторяется до тех пор, пока лавинное напряжение VAV не пробьется в течение периода T2. После этого события испытание останавливается. Теперь приложенная энергия и, следовательно, поглощенная энергия лавинного пробоя одиночного импульса EAS могут быть рассчитаны (уравнение 4) для выбранного максимального испытательного тока IAS.

$$E_{AS} (J) = \frac{1}{2} \times L \times I_{AS}^2 \quad \text{[Equation 4]}$$

На рисунке 18 показаны формы лавинных волн для BLF184XR при лавинном токе 25 А.

На левом рисунке показан последний тест перед лавинным пробоем.

На правом рисунке показан лавинный пробой во время T2.



Сводка результатов испытаний на лавинный пробой с использованием тестера UIS, проведенных на BLF278 (VDMOS) и BLF184XR и BLF188XR, представлена на рисунке 19. Обратите внимание, что приведенные ниже рисунки относятся к одной секции этих двухтактных транзисторов.

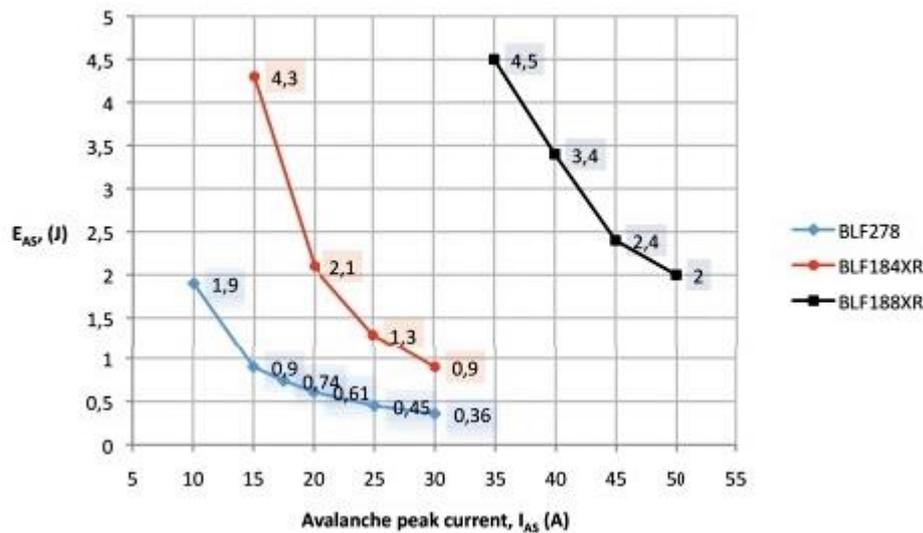


Рисунок 19: Результаты лавинного теста для BLF278, BLF184XR и BLF188XR для одностранной секции

Улучшение ESD-диода

Устройства VDMOS не имели никакой защиты ESD-диода на стороне затвора транзистора. Более старые 50-вольтовые устройства LDMOS, такие как BLF178P, использовали односторонний ESD-диод для защиты от событий ESD на затворе. Этот односторонний ESD-диод имел характеристики от -0,5 до +11 В. В зависимости от приложения и конструкции схемы приложения, возможно, что когда отрицательный цикл формы волны RF превышает -0,5 В, односторонний ESD-диод начинает проводить и действовать как выпрямитель (см. Рисунок 20).

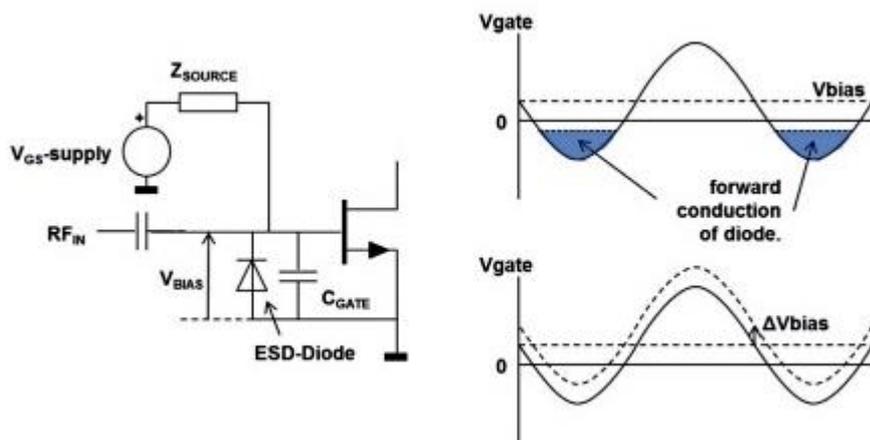


Рисунок 20: Односторонний ESD-диод может вызвать сдвиг в VBIAS

Величина выпрямления определяется скоростью и длительностью сигнала (импульсные сигналы и цифрово-модулированные сигналы оказывают меньшее влияние, чем сигналы CW). Она также определяется импедансом источника (Z_{SOURCE}) цепи смещения затвора (питание V_{GS}). Высокое импеданс источника приводит к большему ΔV_{BIAS} (см. Рисунок 20). Изменение V_{BIAS} вызывает сдвиг рабочей точки транзистора и может изменить режим работы с класса C на класс AB или, что еще более серьезно, на класс A. На рисунке 21 показано ухудшение эффективности при высоких уровнях сжатия для продукта без ESD-диода и продукта с односторонним ESD-диодом.

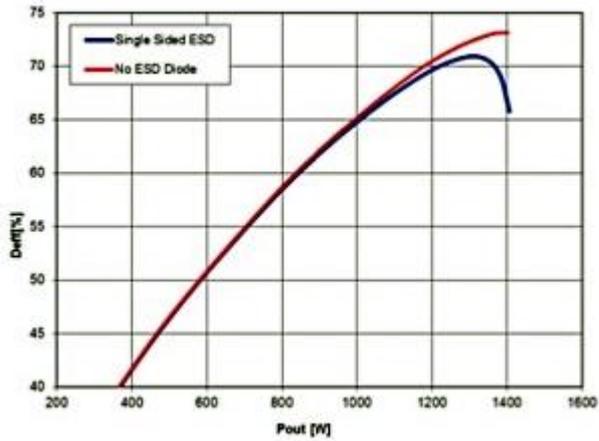


Рисунок 21: Ухудшение эффективности стока в результате сдвига VBIAS при наличии одностороннего диода ESD. При отсутствии диода ESD смещение VBIAS не произойдет (нет выпрямления)

Всегда рекомендуется иметь низкий ZSOURCE для источника VGS. Ampleon обычно использует схему с низким импедансом источника. Принципиальная схема этой схемы представлена на рисунке 22. Подробное описание этой схемы источника VGS можно найти в [4].

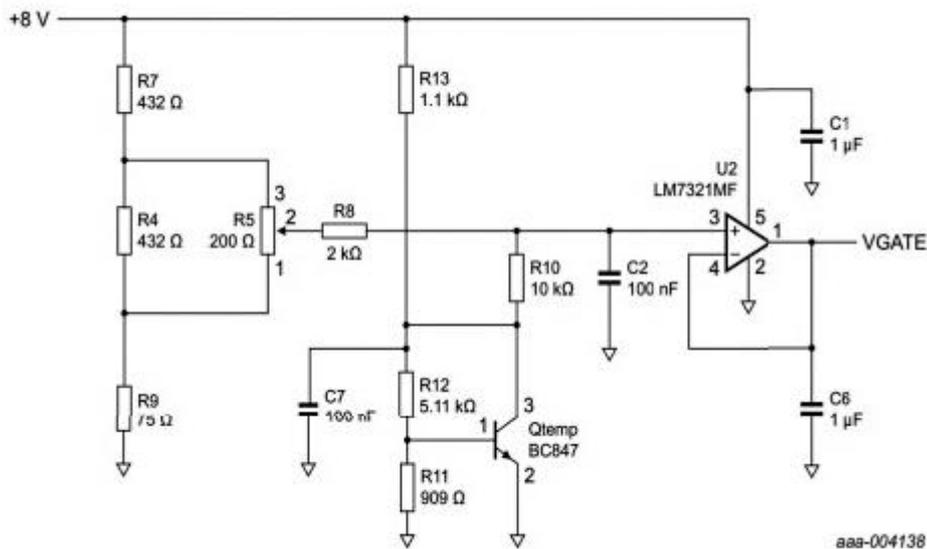


Рисунок 22: Схема смещения затвора с низким ZSOURCE

Серии BLF17x-XR и BLF18x-XR используют «двухстороннюю» структуру ESD-диода (см. Рисунок 23) с предельными значениями от -6 до +11 В. Слева схематическое изображение реализованной структуры ESD, справа токи утечки как для одностороннего, так и для двухстороннего ESD-диода в зависимости от VGS. Двухсторонний ESD-диод делает транзистор более подходящим для приложений, работающих в классе С, и для приложений, которые работают с транзистором в глубоком насыщении. В случае двухстороннего ESD-диода выпрямление не происходит, и VBIAS остается постоянным в самых жестких условиях.

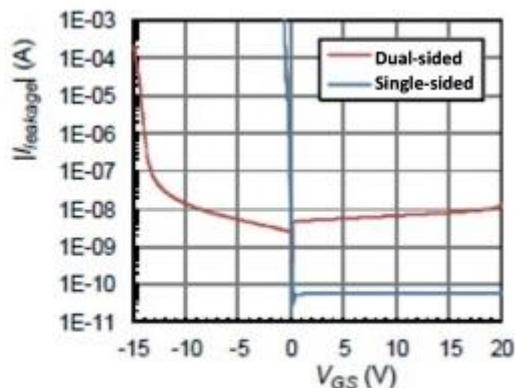
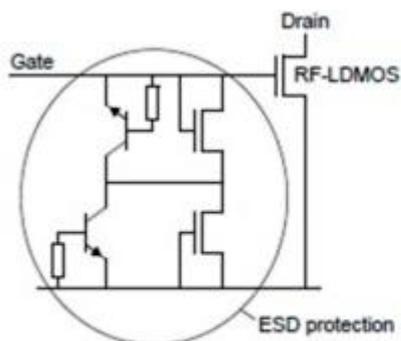


Рисунок 23: Схематическое изображение диода ESD, реализованного в серии BLF18x-XR, и характеристики утечки одностороннего и двухстороннего диода ESD

Линейность

Семейство транзисторов BLF18x-XR идеально подходит для линейных приложений, с внутренней компоновкой кристалла, улучшенной для линейной работы.

На рисунке 24 показана неисправленная линейность для сигнала DVB-T на частоте 225 МГц. Слева показаны характеристики для предыдущего поколения высоковольтных LDMOS. Справа показаны неисправленные характеристики плеча DVB-T для серии BLF18x-XR. Были достигнуты улучшения плеча на более низких уровнях мощности, что позволяет легко предварительно скорректировать транзистор

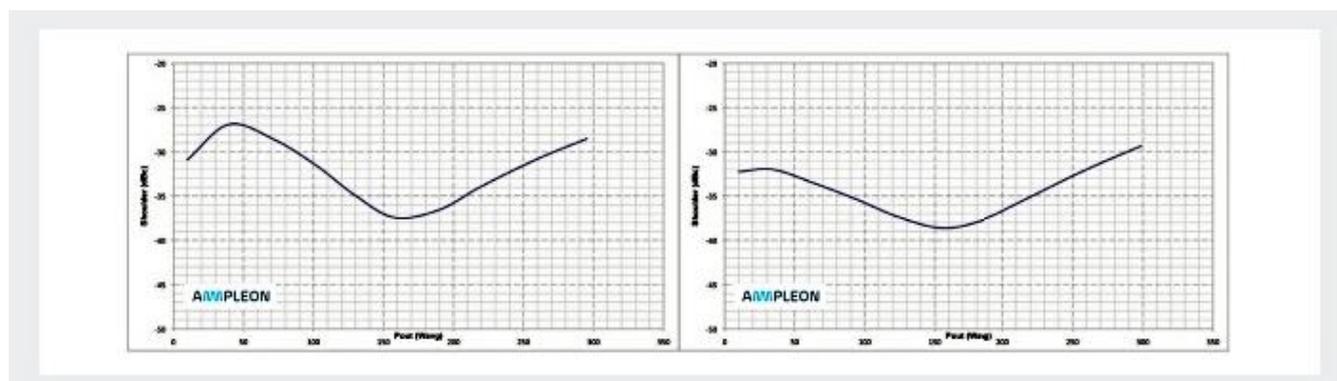


Рисунок 24: BLF188XR (справа) отлично подходит для линейных приложений. Слева более старое поколение LDMOS, демонстрирующее более низкую линейность на более низких уровнях мощности, что может быть сложнее для предварительной коррекции

Эталонные проекты серии BLF18x-XR и основные моменты применения

Для поддержки проектных работ было создано большое количество эталонных проектов. Таблицы 4 и 5 дают обзор проектов, которые в настоящее время доступны для BLF184XR и BLF188XR соответственно. Четыре эталонных проекта BLF188XR будут рассмотрены более подробно. Доступны обширные отчеты об испытаниях, включая BOM, файлы макета печатной платы и чертежи базовой пластины.

Тестовый сигнал f (МГц) VDS (В) PLOAD (Вт) Усиление (дБ) Эффективность стока. (%)

CW 88-108 50 740 21 83

108-118 50 750 23,5 82

Таблица 4: Референсные конструкции BLF184XR

Тестовый сигнал f (МГц) VDS (В) PLOAD (Вт) Усиление (дБ) Эффективность стока. (%)

CW

27 50 1400 23,7 73

41 50 1200 22,0 82

60 48 1240 22,0 77

72,5 50 1350 23,1 83

81,4 50 1200 27,1 77,8

88-108 45,5-47,5 1000 23,0 83,0

88-108 50 1320 22,5 85

108 50 1200 26,5 83

200 50 1288 19,3 68,3

Импульсный CW

81,4 50 1200 25,8 85

81,4 50 1400 25,4 81

108 50 1400 24,0 73

DVB-T 174-230 50 225 23,8 29

Заключение.

Обратите внимание на типовые проекты усилителей, которые предлагают производители транзисторов в своих даташитах. Все они имеют высокий КПД, в среднем около 80%. Для того чтобы ваш усилитель был надежен, нужно стремиться к этому. Высокий КПД – это самый первый и главный параметр, на который нужно обращать внимание, от него зависит время жизни транзистора.

Добавлю от себя некоторые соображения на тему сложения мощностей на КВ.

При использовании современных транзисторов, складывать мощности до 2 КВт бессмысленно и вредно. Объясню это на примере двух кило ваттных ШПУ которые будут складываться для достижения 2 киловатта. В каждом усилителе применен трансформатор 9:1 и установлен балун. Все это подается на сумматор. При сложении мощностей мы получаем сопротивление 25 Ом, далее, применяя трансформатор 2:1, мы получаем нужное нам сопротивление 50 Ом. Таким образом, мы имеем в объеме этого усилителя два трансформатора 9:1, два балуна, сумматор и трансформатор 2:1. Огромное количество ферритов. Самые большие потери мы получим в трансформаторе 2:1, т.к. такой трансформатор является очень компромиссным устройством с низким КПД. Усилитель с таким схемным решением заведомо обречен на низкий КПД. И еще, когда мы складываем сигналы с высоким уровнем содержания гармоник, то их уровень тоже складывается, растет и количество гармоник увеличивается. Поверьте мне, я строил такие усилители.

Многие будут не согласны со мной, уверяя, что сложение мощностей на УКВ – это вполне нормально. На высоких частотах усилители имеют малый уровень гармоник на выходе, т.к. применяются резонансные трансформаторы, а транзисторы подбирают с учетом верхней рабочей частоты, поэтому в таких усилителях гармоники подавлены до уровня -20-30дБ. Сложение происходит чистых сигналов высокоэффективным резонансным сумматором с минимальными потерями.

Для КВ диапазона гораздо проще соединить транзисторы в параллель, как сделал EW3MM и многие другие радиолюбители в своих конструкциях. Если, установить на выходе, установленных в параллель транзисторов два трансформатора 4:1 последовательно, то получите трансформацию 16:1 и 2000 Вт выходной мощности. Трансформатор 4:1 имеет минимально возможные реализуемые потери среди других трансформаторов. Когда транзисторы включены параллельно, их верхняя рабочая частота и уровень гармоник уменьшается. Что благотворно влияет на КПД.

Главное, это не улучшать охлаждение всяким ухищрениями – маленькими кулерами, которые дуют на трансформаторы, жидкостями и прочим (все это не повлияет на уровень гармоник и усилитель не станет надежнее!), главное – это добиваться высокого КПД.

Перевод статьи был сделан машинным способом, в оригинале и без моих комментариев (жирным курсивом в тексте) можно прочесть по ссылке:

https://www.communication-concepts.com/content/FM_1KW_Amplifier/RDMRFE6VP61K25H_FM_BCAST_Amplifier_Design.pdf

<https://www.ampleon.com/documents/white-paper/AMP-WP-2017-0329.pdf>

Виктор R3KR